

PATENT ABSTRACTS OF JAPAN

(11)Publication number: 09284518

(43)Date of publication of application: 31.10.1997

(51)Int.CI.

HO4N 1/21

H04N 1/44

(21)Application number: 08118437

(71)Applicant:

RICOH CO LTD

(22)Date of filing: 16.04.1996

(72)Inventor:

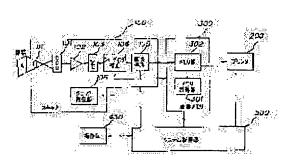
OBATA MASATO

(54) DIGITAL IMAGE FORMING DEVICE

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a digital image forming device for improving secrecy.

SOLUTION: A scanner 100 digitally reads an image on an original and an image memory 300 stores image data which is read. The image is formed based on stored image data and image data is read again from the image memory after a series of image forming operations terminate. A system control part 500 forms the image. Image data which the image memory stores can arbitrarily be deleted. Thus, the formation of the image by an unrelated person can be prevented. Then, convenience improves when it is automatically deleted after prescribed time passes.



Copyright (C); 1998 Japanese Patent Office

(19) 日本国特許庁 (JP)

(11)特許出願公開番号 3 四公開特許公報

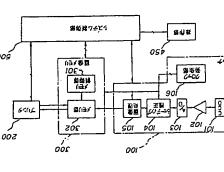
 ∞ 特開平9-28451 (43)公開日 平成9年(1997)10月31日

技術表示館所1/21	(全17頁)	(71) 出額人 000006747 株式会社リコー 東京都大田区中馬込1丁目9番6号 72) 発明者 小幡 正人 東京都大田区中馬込1丁目9番6号 株式会社リコー内	
F 1 H 0 4 N	FD	(71) 出額人(72) 発明者	
證別記号 庁内整理番号 1/21 1/44	審査請求 末請求 請求項の数4	特顏平8-118437 平於8年(1996)4月16日	
(51) Int. Cl. 8 H04N		(21) 出題番名(22) 出題日	

(54) 【発明の名称】ディジタル画像形成装置

(51) [要約]

【課題】 機密性を高めたディジタル画像形成装置を提 供することを目的とする。 【解決手段】 スキャナ100で原稿上の画像をディジ タル的に酷み取り、髋み取られた画像データを画像メモ モリから画像データを読み出し、システム制御部500 タは任意に消去を可能に梅成する。よって、無関係な人 所定の時間経過後に自動的に消去させたりすると利便性 リ300が記憶する。記憶した画像データに基ひたト画 像形成を行い、一連の画像形成動作終了後、再度画像メ が画像形成を行わせる。画像メモリが記憶した画像デー による画像再形成を防止することが可能となる。また、 が向上する。



44+E

「特許請求の前囲」

【請求項1】 原稿上の画像をディジタル的に読み取る 荒取手段之 前記酰取手段により酰み取られた画像データを配憶する ための記憶手段と、

前記記憶手段に記憶した画像データに基づいて画像形成 を行う画像形成手段と 一連の画像形成動作終了後、再度前記記憶手段から画像 デーグを読み出し、前記画像形成手段により画像形成を

前記記憶手段に記憶した画像データを消去する消去手段 行わせる画像再形成制御手段と とを備え、 前記記憶手段で記憶した画像データを任意に消去可能と したことを特徴とするディジタル画像形成装置。

るモードクリア手段を備え、前記消去手段による前記記 **憶手段に記憶した画像データの消去を、前記モードクリ** ア手段によるモードクリアを実行した時に行うことを特 【請求項2】 更に画像形成のためのモードをクリアす **散とする請求項1記載のディジタル画像形成装置。**

【精水項3】 更に時間を計時する計時手段を備え、前 配消去手段による前記配備手段に配備した画像データの 消去を、一連の画像形成動作終了後、前記計時手段によ り所定時間計時した後に行うことを特徴とする請求項1 記載のディジタル画像形成装置

する手段を備え、前記消去手段による前記記憶手段に記 憶した画像データの消去を、前記記憶手段の使用した領 【韓水頂4】 更に前記記憶手段の使用した間域を判断 域のみ消去することを特徴とする請求項1 記載のディジ タル画像形成装置。

[発明の詳細な説明]

0001

[発明の属する技術分野] 本発明は、画像データを一旦 メモリに記憶して複写動作を行うディジタル画像形成装

0002

ったデータを配催する記憶手段と、記憶手段に記憶され 特開平3-236676号に開示されているものが一般 的に知られている。本従来例のディジタル画像形成装置 は、原稿を読み取る読取手段と、読取手段により読み散 画像データの加工を行う画像編集手段と、一連の複写動 作終了後、画像編集手段による編集内容を変更して再び 記憶手段から画像データを読み出し画像を再形成させる 原稿を何度も読み取ることなく所望の複写画像を得るこ 画像再形成制御手段とを備えている。この構成により、 [従来の技術] 従来のディジタル画像形成装置として、 た画像データに基づき画像形成を行う画像形成手段と、 とができるとしている。

示した従来例では記憶手段に記憶した画像データを消去 50 [発明が解決しようとする戦闘] しかしながら、上記に

特開平9-284518

3

な人が画像を再び形成することが出来てしまうので、機 する手段を特たなかったため、複写動作終了後、無関係 密の保持という点では不十分である問題点を伴う。

【0004】本発明は、機密性を高めたディジタル画像 形成装置を提供することを目的とする。

[0000]

う画像形成手段と、一連の画像形成動作終了後、再度記 め、本発明のディジタル画像形成装置は、原稿上の画像 をディジタル的に読み取る読取手段と、読取手段により 記憶手段に記憶した画像データに基づいて画像形成を行 **憶手段から画像データを読み出し、画像形成手段により** 画像形成を行わせる画像再形成制御手段と、配憶手段に 記憶した画像デークを消去する消去手段とを備え、配憶 手段で記憶した画像データを任意に消去可能としたこと 【課題を解決するための手段】かかる目的を違成するた 読み取られた画像データを記憶するための記憶手段と を特徴としている。 2

【0006】さらに、上記に記載のディジタル画像形成 リア手段を備え、消去手段による記憶手段に記憶した画 装置は、画像形成のためのモードをクリアするモードク 像データの消去を、モードクリア手段によるモードクリ アを実行した時に行うとよい。 2

時間計時した後に行い、または、記憶手段の使用した餌 【0007】なおさらに、時間を計時する計時手段を備 去を、一連の画像形成動作終丁後、計時手段により所定 え、消去手段による配位手段に配憶した画像データの消 域を判断する手段を備え、配備手段に配備した画像デー タを、記憶手段の使用した領域のみ消去するとよい。

する。図1~図38を参照すると本発明のディジタル画 よるディジタル画像形成装置の実施の形態を詳細に説明 【発明の実施の形態】次に添付図面を参照して本発明に 像形成装置の一実施形態が示されている。 8

(8000)

の複写モードの散定、オペレータに対する表示などを行 【0009】まずディジタル技写機の全体の概要につい て説明する。図1は本発明のディジタル複写機の構成を **示しており、大別して、原稿から画像データを読み込む** スキャナ100と、読み込んだ画像データを**記録**紙に配 毀するためのブリンタ200と、スキャナ100で読み 取った画像データを記憶する画像メモリ300と、各種 う操作部450と、模写機全体の制御及び原稿の画像デ **ータの読み取り及び告き込み指示を行うシステム制御装** 聞500とから構成されている。 49

【0010】スキャナ100は、図2の概略図に示すよ うに、原稿を中央基準でコンククトガラス108上で搬 送させ、原稿面を光跟110で照射し、その反射光をレ ンズ111でCCD (鉛荷転送寮子) 101上に結像さ **せてCCD101で結み取る。そしてCCD101から** 出力されるアナログ信号は図1の増幅回路102で増幅 されてA/D変換器103に入力され、A/D変換器1

どのさまざまな処理を施した後に画像メモリ300に転 0.3でディジタル信号(以下、画像データとも言う)に 変換後、シェーディング補正回路104にてCCD10 11などの光量分布の補正を行われ、その後画像処理回 路105に入力して、MTF補正や変倍処理、2値化な 1の感度ムラや、光顔110の光量のムラや、レンズ1

ている。図3に各制御信号と原稿との関係を示す。制御 【0011】またスキャナ100内のクロック発生部1 06では画像読み取り時に用いる制御用の信号を発生し **皆号には主走査方向の同期を取るための信号LSYN**C と、主走査方向の最大読み取り有効領域を表す信号LG ATEと、LGATEの開始を表す信号*LGATES Tと、後で詳しく説明するが原稿の副走査方向の有効簡 域を表す信号WFGATEと、図3には示していないが 全体の基準となるクロック信号CLKなどがある。

Jの容量は16MbitのDRAMを16個搭載してい 入力される。この画像メモリ300は後述するメモリ制 御部301とメモリ部302とで構成されており、メモ 00DPI (ドット/インチ)、2値で読み取った場合 【0012】画像メモリ300にはスキャナ100から 同軸ケーブル700を介して送られてきた画像データが るので256Mbit、画像容量としては原積画像を4 およそA0サイズ1枚分に相当する。

20

機と同じプロセス(ドラム摑り、搬送、分離、定菪)を **例ではシーザダイオードやLEDアレイにより戯光体ド** [0013] プリンタ200は基本的にはアナログ複写 持つが、曲き込み部がディジタル機体有であり、本実協 ラム上に静電潜像を形成し、記録紙上に転写して定着す ることにより複写画像を形成する。

リ部302に対する制御を司るメモリ制御305と、画 [0014] 次に画像メモリ300について図4を使用 と、書き込み、読み出しのアドレス計算、管理などメモ して詳細に説明する。画像メモリ300は前述のように 異際に画像データを記憶するメモリ部302とメモリ部 また画像データなどの制御を行うメモリ制御部301と に分かれており、メモリ側御部301は更に画像データ セメモリ部302のどの位置に書き込むかを或いはどの 俊データを処理する画像データ処理部306に分かれて 302に対して母き込みアドレスや読み出しアドレス、 位置から読み出すかを制御するアドレス制御部303

ヘアドレスの初期値を散定する書き込みアドレス設定部 ドレス発生部330と、哲き込みブドレス発生部330 2への魯き込みに関する部分として、原稿の幅、すなわ ち画像データの主走査方向の有効領域を検知する原稿幅 検知部310と原稿の長さ、すなわち画像データの副走 【0015】更にアドレス制御部303はメモリ部30 **査方向の有効領域を検知する原稿長検知部320と、メ** モリ部302へむき込みアドレスを発生する暫き込みア

340と、原稿長検知部320により検知された副老査 方向の画像データ有効領域信号が有効である間、原稿の 読み取りラインすなわちメモリ部302への書き込みラ インをカウントする魯き込みラインカウント部350と に分かれている。

を発生する読出有効信号発生部360と、読出有効信号 発生部360により発生された読み出し有効信号が有効 90と、読出アドレス発生部390に対してアドレスの 初期散定を行う読出アドレス散定部380とに分かれて いる。そして告き込みアドレスと読み出しアドレスを切 り換えてメモリ部302に供給するアドレス切り換え部 0からの画像デーク要求信号に応じて読み出し有効信号 である間、メモリ部302からの糖み出しラインをカウ ントする糖出ラインカウント部310と、メモリ部30 2に読み出しアドレスを発生する読出アドレス発生部3 【0016】 読み出しに関する部分としてプリンタ20 345が有る。

2

でラッチした画像データをパラレル/シリアル変換する から入力された画像データをシリアル/パラレル変換し てメモリ部302に入力する5/P変換部610と、ス キャナ100からの画像データをメモリ部302に入力 するか、メモリ部302から読み出した画像データをプ リンタ200に送るかを切り換えるデータ切り換え部6 ッチするデータラッチ部630とデータラッチ部630 P/S変換部640と、P/S変換部640でパラレル リング、シフト等の編集の画像データ加工を行う画像加 20と、メモリ部302から読み出した画像データをラ [0017] 画像データ処理部306はスキャナ100 ノシリアル変換された画像データに対して反転、 工部650とで構成されている。

【0018】以下更に画像メモリ300の各部について 脱明する。スキャナ100に能み取られた画像データロ 1 は同軸ケーブル700を介して画像メモリ300のS 詳細に説明する。まず画像データ処理部306について /P変換部610に入力される。

[0019] S/P変換部610は図26に示すように ANDゲート611とシフトレジスタ612とフリップ ・フロップ (以下、F/Fとも言う) 613により構成 されている。 【0020】図21と共に動作を説明すると、シフトレ 効領域を表す信号WFGATEと主走査方向の最大有効 の信号をデータ入力端子Bに入力するので画像データD ジスタ612では画像データD2をデータ入力端子Aに 入力し、ANDゲート611で副走査方向の読み取り有 読み取り領域を装す信号LGATEのANDを取り、そ 2の不要な部分をマスクして、クロック入力端子CLK こ入力したクロック信号CLKに同期して連延して出力 \$

【0021】そしてF/F613ではクロック結子CL Kにクロック信号CLKの16周期に1回Hレベルとな

ය

一夕D3を出力する。そしてこの16ピット単位でメモ /16に格として16ラインパラレルに収換した画像デ リ部302の16個のメモリ案子に対してライト/リー るラッチ信号にLK16を入力してラッチし、周期を1

ドの動作を同時に行うように制御できる。 つまり図28 イクルの単位として、最初の4CLK周期をリードサイ の4CLK周期をライトサイクルとし、16CLK周期 【0022】回怜データの周期を1/16に落とすこと クル、次の8CLK周期をリフレッシュサイクル、最後 に示すようにクロック信号CLKの16周期をメモリサ により、見かけ上メモリ部302に対してライトとリー 単位でライトとリードを同時に行っている。

[0023] そして各々のサイクルが有効であることを WRENを入力しているので、実際にはF/F613は し、その他の期間では出力はくイインアーダンス状態と Nとし、各個号ともLレベルの関がそのサイクルが有効 ライトサイクルが有効な期間のみ画像データD3を出力 示才借号仓子礼艺礼*RDEN、*RFEN、*WRE とする。F/F613の出力イネーブル猫子OEには*

D2は常にデスクされる。従って最終的にF/F613 グ)となる為このデータをメモリ302に審き込むこと 【0024】メモリの内容を消去する場合にはWFGA から出力される画像データD3は常にLレベル (白デー TE信号がオンセずにLレベルのままなので画像データ により消去できる。

る。デーク切り換え断620は図29に示すように双方 向トランシーバ621により構成されており、データス 出力A端子にはS/P変換部610及び後述のデータラ ゲータ入出力B端子にはメモリ街302の16hitの ッチ部630の165;1のデータラインが接続され、 【0025】データ切り換え部620について説明す データラインが接続されている。

*WRENがLレベルの間 (ライト動作が有効の間) は 逆に*WRENがHレベルの間は画像データの方向はB ネーブル端子OEに*RFENを入力しているので、リ 画像データの方向はA端子からB端子となり、S/P変 端子からA端子となり、メモリ部302から後述のデー タラッチ部630に画像データは流れる。 ただし出力イ フレッシュ期間中はデータ入出力端子A、B共に、ハイ 【0026】図28も用いて動作を説明する。方向切り 数割610かのメモリ割302に画像ゲータは流れる。 換え端子D1Rには*WRENが接続されているので、 インアーダンス状態いなる。

リ部302へのライトデータかメモリ部302からのリ る。データ切り換え部620により、画像データはメモ データラッチ部630は図30に示すようにF/F63 [0027] デークラッチ部630について説明する。 1にて構成されている。図31も用いて動作を説明す

特開平9-284518

 $\widehat{\Xi}$

ードデータかを切り換えられ、時分割でリードサイクル る。そしてこの読み出された画像データD3をF/F6 310クロック端子CLKに入力したクロック信号RD の時にメモリ部302にから画像データは読み出され STBでラッチして画像データD5を出力する。

スタ651により構成されている。図33も用いて動作 [0028] P/S変換部640について説明する。P /S疫療部640は、図3-2に示すように、シフトレジ を説明する。

【0029】データラッチ部630により所定のタイミ

・・、515を出力し、シリアルの画像データD6を得 ド信号*DTLDを入力すると、*DTLDがLレベル 500を出力する。以下*DTLDガHレベルの間、C LKに同期して画像データをシフトして、シフトレジス ングにてラッチされたパラレルの画像データD5をシフ トレジスタ651のパラレル入力PI0~PI15に入 Kの立ち上がりエッジでパラレル入力に入力したD5が ロードされ、それと同時にシリアル出力端子SOにはD カし、シフト/ロード矯子SH/*LDにシフト/ロー の時にクロック端子CLKに入力したクロック信号CL タ651のシリアル出力SOにはD501、502、 ೫

【0030】画像加工部650について説明する。画像 加工部650は図34に示すようにEX-ORゲート6 のライトアドレスカウンタ613、リードアドレスカウ 71、トグルのラインパッファ672、ラインパッファ ング674にて構成される。

ナ612、ライトアドレスカウンタ613、リードアド 6をスルーで出力するが、REVがHレベルの時は反転 【0031】以下動作を説明する。EX-ORゲート6 レスカウンタ 6.7 4 は画像シフト、ミラーリング、ダブ ルコピーを行うためのものである。EX-ORゲート6 71では画像データD6とシステム制御305からの反 EVがLレベルで反転処理を行わない時は画像データD 7.1は画像反転を行うためのものであり、ラインパッフ 処理を行うので画像データロ 6 を反転処理した後出力す 転/非反転切り換え信号REVを入力しているので、 ಜ

出すことによりダブルコピーを実現する。このラインバ 【0032】またラインパッファ672ではライトアド とにより主走査方向に画像シフトしたり、昇順に書き込 り、1LSYNC内に1度読み出し終了後もう1度読み ッファのアドレス制御についてはシステム制御305よ り散定された編集情報に基づいて行う。この様に画像編 レスカウンタ613及びリードアドレスカウンタ614 により指定する毎き込み/読み出しアドレスをずらすこ んで降順に読み出すことによりミラーリングを行った **集した後画像データD1を得る。** 40

[0033] アドレス制御部303の各部について説明 する。最初にアドレス制御部303の事き込みに関する S

食知部302について説明する。図5はスキャナ100 108の手前に原箱幅検知センサ311~318および している。各センサは反射型のセンサであり原稿がその 部分について説明する。原稿偏検知部310及び原稿長 の原稿搬送部を上からみた図であり、コンタクトガラス **頁積挿入センサ321、原稿長検知センサ322を配置** 上に存在するか否かによりオンまたはオフする。

入口ローラに挿入すると、原稿幅検知センサ311~3 18が挿入した原稿のサイズに応じてオンする。例えば A4横サイズの原稿を挿入した場合は314、315の 【0034】図2も用いて実際の原稿読み取り動作に基 センサだけがオンし、A2横サイズの原稿を挿入した場 に、原箱の幅に応じてオンするセンサの組み合わせが変 **かいて各センサの動作を説明する。オペレータが原稿を** 合は312~317までのセンサがオンすると言うよう わるので原籍の幅を検知することが可能となる。

2

[0035] そしてこの組み合わせ信号DATAWID る。原積幅の複知終了後、不図示のピンチンレノイドが オンして入口ローラ107の従動ローラの圧が解除され THをメモリ制御305に入力して判断し、その判断結 原積が奥に挿入され、原積の先端が不図示のゲート爪に 突き当てられ原稿挿入センサ321をオンすると不図示 5。原積が搬送されて原積の先端が原稿長センサ322 て原稿は更に奥に挿入可能となる。この時同時に蛍光灯 110が点灯し、原箱読み取りの準備を開始する。更に の嵌法モータが駆動し、ゲートソワノイドがオソロスゲ **ート爪が閉き、そして搬送ローラ112が原稿を搬送す** 果に応じた信号を奪込アドレス発生部330に印加す の上を横切ると、原稿長センサ322がオンする。

25

[0036] そして原稿が敬送されて原稿の後端が原稿 民センサ322の上を通過すると原稿長センサ322は オフして、原稿が原稿長センサ322の上を通過してい 【0037】 毎込ラインカウント部350について説明 育効領域信号WFGATEを図4に示すメモリ制御30 5及び雪込ラインカウント部350に入力する。A4縦 5間を原稿の読み取り有効領域として検知し、読み取り の原稿の幅及び長さを検知する場合を図6に示す。

する。 毎込ラインカウント部350は図1に示すように ORゲート361とカウンタ362とANDゲート35 [0038] 図8も用いて動作を説明する。カウンタ3 3で構成されている。

52のクリア端子CLRには副走査方向の読み取り有効 T E 信号は上記WFGATE信号と、メモリの内容の消 去を行う際にメモリ制御305によりソフト的にオンで きる消去有効信号INFGATE信号とをORゲート3 5 1によりORを取った信号である。またクロック端子 CLKには主
を
査方向の同期を
取るための
信号LSYN 領域信号を示すFGATE信号を入力する。このFGA Cを入力し、得られた出力QA ~QC はANDゲート3 52に入力している。

[0039]以下動作を説明すると、通常の原稿を読み 取る場合には原稿が原稿長センサ322の上を通過して WFGATEがオン (Hレベル) になると、それまで出 カロA ~QC がクリア(カウント値="0")されてい たのが解除され、1ライン原稿を走査してクロック端子 にLSYNCの立ち上がりエッジが入力される毎にカウ ントアップする。そしてカウント値が"7"(QA~Q C =H) になると、ANDゲート352の出力WINT 8がHレベルとなる。

に1LSYNC周期の閏Hレベルとなる。そしてこ **のWINT8は図4に示すようにメモリ制御305に入** カされ、図21に示すWINT8割り込み処理に用いら れる。メモリの内容を消去する場合にはWFGATEが オンする代わりにINFGATEがメモリ制御305に =L) に戻るので、結局WINT8はWFGATEがオ 【0040】以下再びカウント値は"0" (QA ~QC ンした後8ライン原稿を走査する毎(8LSYNC周 制御されてオンするだけで、動作は同じである。

から図11に示すように主走査方向の最大読み取り有効 領域を示す信号LGATEからの原稿の左端位置を示す 信号SHIFT0~13, 原稿の実際の幅を示す信号D 【0041】次に図9~図11を参照して書込アドレス 発生記330ついて説明する。 毎込アドレス発生部33 L, A NDゲート333と、F/F334と、カウン 332のプリセット入力にはそれぞれメモリ制御305 0は図9に示すようにダウンカウンタ331、332・ **グ335から構成されている。ダウンカウンタ331、** OT0~13が設定されている。

クロック信号CLKに入力し、信号*LGATESTが 異なるが、メモリ制御306では原稿幅検知部310に IFT0~13、DOT0~13 (通常DATAWID してゲウンカウンク331では信号LGATEの開始を 示す信号*LGATESTがプリセット値のロード信号 としてロード稿子LDに、また、クロック結子CLKに 1. レベルになるとダウンカウンタ331のプリセット値 SHIFT0~13がロードされ、その後CLKに同期 13と原稿の幅DOT0~13は原稿のサイズに応じて より検知された信号DATAWIDTHに基づいてSH rH=DOT0~13)を決定して、ダウンカウンタ3 31、332に設定している (図20で後述する)。そ 【0042】すなわち、原稿の左端位置SHIFT0~ してカウントダウンする。 \$

すると、ボローが生じてその出力*SHIFTENDが Lレベルとなるが、*SHIFTENDはANDゲート カし、またF/F334は信号LSYNCの反転信号* LSYNCでプリセットされているためD入力 (=*Q 出力) はLレベルになっているので、*SHIFTEN [0043] そしてSHIFTの分だけカウントダウン 333を介してF/F3340クロック結子CLKに入 Dの立ち上がりエッジでQ出力の*ADRSENBがL

S

9

332のロード信号としてロード端子LDに、また、ク ロック端子CLKにクロック信号CLK入力されている ので、この時グウンカウンタ332のプリセット値DO T0~13がロードされ、その後クロック信号CLKに 同期してカウントダウンする。そしてDOT分カウント ダウンすると、ポローが生じて*DOTENDがしいべ ルとなるが、この出力*DOTENDはANDゲート3 で、F/F334心の出力は*DOTENDの立ち上が 【0044】また*SHIFTENDはダウンカウンタ 33を介してF/F334のCLKに入力しているの りエッジで今度はHレベルになる。

う)をLレベルにする。

T8STによりロードされ、メモリ部302に対する書 このカウンタ335のプリセット入力にはメモリ制御部 305から書込アドレス散定部340を介して書き込み アドレスの初期値WADINITO~23がプリセット される。この初期値WADINIT0~23は暫き込み ラインカウント部350の出力W I NT8の開始位置か ら1クロック分だけLレベルになるロード信号*WIN き込みブドレスWADRS 0~2 3 が初期値WADIN 【0045】次にカウンタ335の動作を説明すると、 1 T 0 ~ 2 3 に設定される。

入力しているので、G出力*ADRSENBがCLKが WADRS0~23が変わらないが、Q出力*ADRS ンの原籍幅DOT分の画像データがメモリ部302に書 き込まれる。なお、Q出力*ADRSENBはまた読出 [0046] そしてF/F334のQ出力*ADRSE NB がカウンタ335のカウントイネーブル塩子EPに Hレベルの時にカウントアップせず、魯き込みアドレス ENBがLレベルになるとカウントアップして哲き込み アドレスWADRS0~23は更新され、従って1ライ アドレス発生部390に入力されるが、その説明は図1 7及び図18において行う。

たいる。

0~23を計算して出力する。そしてパラレル1/03 が原稿幅検知部310により検知されたDATAW1D THと售込ラインカウント部350により検知されたW INT8に基づいて魯込アドレスの初期値WADSET 2.3 がメモリ制御3.0.5 から入力するまでこの入力値W **【0047】 書込アドレス股定部340は図12に示す** ようにパラレル1/0341により構成され、このパラ レル1/0341の入力1Nに対してメモリ制御305 41は次の書き込みアドレスの初期値WADSET0~ ADSET0~23を初期値WADINIT0~23と して保持する。

たものである。読出有効信号発生部360はF/F36 いて説明する。図13は説出有効信号発生部360の構 【0048】アドレス制御部303のうちメモリ部30 2に対する読み出しアドレスを制御する部分の各部につ いて以下説明する。先ず読出有効信号発生部360につ 成の一例を示したものであり、図14はその動作を示し

に入力されたRFGENBをLレベルにしておき、Q出 特開平9-284518 1により梅成されている。読出有効信号発生部360は メモリ制御305がメモリ部302から画像データを黙 み出し可能と判断するまではF/F361のクリア 編子 力からの読み出し有効信号(以下、RFGATEとも言

出力可能な状態とし、プリンタ200から画像データ語 るとその立ち上がりエッジにより、D入力がHレベルに る。そしてこのRFGATEは読出ラインカウント部3 7.0及びメモリ制御3.05に入力されそれ以後の処理に 【0049】そしてメモリ部302が画像データを読み 出し可能と判断したとき、メモリ制御305がRFGE NBをHレベルにセットすることによりRFGATEを み出し要求信号 (以下、DREGとも言う) が入力され する。そして画像データの読み出しが終了すると、メモ リ制御305がRFGENBをL レベルにセットするこ とにより、RFGATEの出力を停止 (Lレベルに) す 散定されているのでRFGATEを出力 (Hレベルに) 用いられる。 2

例を示したものであり、図16はその動作を示したもの れたRFGATE信号が入力され、クロック端子には主 走査方向の同期を取るための信号LSYNCが入力され 【0050】 続出ッインかケント部370について競明 である。 読出ラインカウント部370はカウンタ371 とANDゲート372で構成されており、カウンタ37 1のクリア端子には読出有効信号発生部360で発生さ する。図15は読出ラインカウント部370の構成の 20

ベルとした後でプリンタ200からDREOが入力され RFGATEがオン (Hレベル) になると、それまで出 【0051】そしてカウンタ371の出力QA ~QC は ANDゲート372に入力されている。以下動作を説明 すると、メモリ制御305がメモリ部302からの画像 データの酷み出しを可能と判断してRFGENBをHレ 力GA ~GC がクリア(カウント値="O")されてい タを読み出す毎にクロック端子にL S Y N C が入力され たのが解除され、メモリ部302から1ライン画像デー その立ち上がりエッジによりカウントアップする。

H) になると、ANDゲート372の出力RINT8が を読み出す毎(8LSYNC周期)に1LSYNC周期 の聞Hレベルとなる。そしてこのRINT8はメモリ制 【0052】そしてカウント値が"7" (QA ~QC = がオンした後メモリ部302から8ライン分画像データ H レベルとなる。以下再びカウント値は"0" (GA ∼ QC=L) に戻るので、結局RINT 8はRFGATE **御305に入力され、それ以後の処理に用いられる。** 40

る。図17は読出アドレス発生部390の構成の一例を る。 院出アドレス発生的390はカウンタ391から構 【0053】 読出アドレス発生部390について説明す 示したものであり、図18はその動作を示したものであ

ಽ

*RINTSST (RINT8の開始位置から1CLK 分しレベルになる信号)によりロードされ朝み出しアド **成されている。以下動作を説明すると、カウンク391** は龍出アドレス散定部380からメモリ部302へ発生 するための読み出しアドレスの初期値RADINITA 0~23がプリセット値として設定されており、これは VXRADRSA0~23HRADINITA0~23

生された*ADRSENBがHレベルの時は、*ADR SENB がカウンタ391のカウントイネーブル端子に RSA0~23はRADINITA0~23のまま変わ 【0054】そして售込アドレス発生部330により発 入力されているのでCLKが入力されてもカウントアッ プは行われないので出力される読み出しアドレスRAD らないが、*ADRSENBがLレベルの間はCLKに ドレスRADRSA0~23は更新され、1ライン当た 同期してカウントアップが行われるので順次読み出しア りメモリ部302に記憶されたDOTの分すなわち原稿 の幅の分だけ画像データがメモリ部302から読み出さ

定する読み出しアドレスの初期値RADINITA0 ∼ 23として次の読み出しアドレスの初期値がメモリ制御 示したものである。観出アドレス散定部380はパラレ ル1/0381により構成されている。メモリ制御30 5は原循幅検知部310により検知したDATAWID ラレル1/0381に出力する。そしてパラレル1/0 [0055] 読出アドレス散定部380について説明す る。図19は鶴出アドレス散定部380の構成の一例を THと、読出ラインカウント部370により検知したR INT8から計算してRADSETA0~23としてパ 381は入力された値を読出アドレス発生部309に設 305から出力されるまで保持し続ける。

リ制御305はいわゆるCPU及びROM, RAM、割 【0056】メモリ制御305について説明する。メモ り込みコントローラなどの周辺の装置から構成されてお り、ROMに格納されたプログラムに従って動作を行 う。以下その基本的な動作について説明する。

では割り込みコントローラ、パラレル1/0、プログラキ40 動作フローチャートである。鲲顾オン後、ステップS1 【0051】図20はメモリ慙御305で行うメインの

n を掛けた値を最初にセットしたライトアドレスOFF 2 で計算したライトアドレスを告込アドレス設定部34 【0062】この式の意味は8ライン毎に割り込みがか かるので1ライン分のデータ量DATAW1DTHに8 を掛けて、それにWINT8割り込みを行った回数Yi SETに加えている。ステップS13ではステップS1 0に散定して割り込み処理を終了し、メインフローチャ

箱幅検知部310によりDATAWIDTHが検知され * ムで使用する変数などの各部のイニシャライズを行った 後、ステップS2では原稿が挿入されてコピーが開始さ れるのを待つ。そしてステップS3で原稿が挿入され原 ると、ステップS4ではDOT及びSHIFTの値を計 算する。 [0058] ステップS5ではステップS4で計算した DOT及USHIFTの値を書込アドレス発生部330 に骰定して、ステップS6ではメモリ部302の魯き込 みアドレスの初期値OFFSET (WADSET0~2 3)を普込アドレス散定部340に散定する。そしてこ れらの散定が終了した後、ステップS1では読出有効信 号発生部360に対してRFGENBをHレベルに設定 ずることにより、プリンタ200からのDREGの入力 を有効とし、無限ループに入り割り込みがかかるのを待

開始され原稿長検知部320によりWFGATEが検知 されHレベルになると、プリンタ200で記録紙の給紙 [0059] 最初にWINT8割り込みについて説明す る。原稿が挿入され、原稿幅が検知され、原稿の走査が が開始されると共に、8ライン分原稿を走査した後で書 き込みラインカウント部350からWINT8がHレベ ルとなりメモリ制御305に入力される。そしてこのW INTSを割り込み信号としてWINTS入力時の割り 込み処理を行う。WINT8の割り込み処理では次の8 ライン分の画像データを配憶するためのメモリ部302 のライトアドレスの先頭の値の計算及び售込アドレス般 定部340への設定を行う。またRMW合成モードの時 には2枚目の原稿の読み取り時は、2枚目の原稿の事き 込みアドレスを発生すると共に、1枚目の原稿を読み出 2 8

[10060] 以下図21の動作フローチャートを用いて 脱明する。ステップS11ではWINT8の割り込み処 理を行った回数を表すカウンタYinをインクリメント する。(メインフローチャートのステップS1で初期化 されているのでYin=1となる) そしてステップS1 2で次の式により、次の8ライン分のデータを記憶する すための筋み出しアドレスをメモリに対して設定する。 ためのメモリ部302のライトアドレスの計算を行う。

[0061]

WADSET0~23=8 * DATAWIDTH * Yin

込みアドレスの先頭の値を計算し、書き込みアドレス設 定部340に散定することで告き込みアドレスを管理し NT 8割り込みがかかる度に順次次の8ライン分の書き ながら更新し、メモリ部302へ画像データを記憶す OFFSET

ある程度原稿が読み取られ、画像データがメモリ部30 2に記憶されるとプリンタ200での記録紙の給紙が進 [0063] 次にDREQ割り込みについて説明する。

S

ートの無限ループに戻り割り込み入力を待つ。以下WI

8

グでブリンタ200よりDREGが発生し、この信号が メモリ制御305に入力される。そしてこの信号を割り 込み信号としてDREQ割り込み処理を行う。DREQ 割り込みではリードアドレスの初期値の散定や、リード 用のプログラムのカウンタの初期化及びライト用のカウ み、記録紙が現像開始位置に近づくと、所定のタイミン ンダ値の保存などを行う。

割り込みを行った回数YinをCOUNTに代入して一 【0064】以下図22の動作フローチャートを用いて 説明する。ステップS21ではその時点でのWINT8 時保存する。ステップS22ではリード時にプログラム して、ステップS23ではメモリ部302からの読み出 Lアドレスの先頭をRADSETA0~23=OFFS ET (= 豊き込みデドレスの先頭) として読出デドレス ンフローチャートの無限ループに戻り割り込み入力を待 散定部A380に散定して割り込み処理を終了し、メイ で使用するカウンタYoutを初期化 (Yout=0)

[0065] 次にRINT8割り込みについて説明す

DATAWIDTH * Yout RADSETA0 \sim 23=8

【0068】この式の意味は8ライン毎に割り込みがか かるので1ライン分のデータ量DATAWIDTHに8 を掛けて、それにRINT8割り込みを行った回数Yo u t を掛けた物を最初にセットしたリードアドレスのO FFSETに加えている。ステップS33ではステップ S 3 2 で計算したリードアドレスを読出アドレス穀定部 A380に骰店する。そしてステップS34ではYou

て割り込み処理を終了し、メインフローチャートの無限 説明する。ステップS41ではWINT8割り込みを行 し、この値をRINT8割り込みでの終了条件として暗 に備えて、Vinの値を初期化(Yin=0)し、ステ ップS43で次の原稿をメモリ部302に記憶させるた めの書き込みアドレスの初期値OFFSET2 (WAD SET0~23)を書込アドレス設定部340に散定し 【0011】以下図24の動作フローチャートを用いて った回数を安すカウンタYinの値をCOUNTに代入 定する。そしてステップS42では次の原籍の読み取り 8

する。メモリ部302からの画像データの甑み出しが終 アレて、RINT8割り込みで読出有効信号発生部36 TEがLレベルになると、その反転信号を割り込み信号 としてRFGATE割り込み処理を行う。RFGATE めに再び酷出有効指号発生部360に対してRFGEN [0072] 最後にRFGATE割り込みについて説明 Oに対してRFGENBをLレベルに散席し、RFGA 割り込みではリピートコピー動作や次の原稿の読み取り 後のプリンタ200からのDREG信号を有効にするた 40

【0013】図25の動作フローチャートを用いて説明 する。ステップS51で読出有効信号発生部360に対 してRFGENBをHレベルに数応し、リピートコピー 動作や次の原稿の読み取り後のプリンタ200からのD ンフローチャートの無限ループに戻り割り込み入力を待 REG信号を有効にして、割り込み処理を終了し、メイ

のWFGATE信号がLレベルになるとその反転信号を

WFGATE割り込みでは次の原稿の読み取りに備えて

割り込み信号としてWFGATE割り込み処理を行う。

ライト用に使用したカウンタの値の保存と初期化及びメ

モリ部302の書き込みアドレスの初期値の散定を行

【0070】次にWFGATE割り込みについて説明す る。原稿の読み取りが終了し、原稿長檢知部320から

理しながらメモリ部302から画像データを読み出す。

۴

S

特開平9-284518

*る。プリンタからDREGが発生し、認出有効信号発生

部360においてRFGATEが発生すると、メモリ部 タを読み出すためのメモリ部302のリードアドレスの 先頭の値の計算及び結出アドレス設定部A380への設 302から画像データを8ライン分離み出す度に読出ラ インカウント部370にてRINT 8が発生し、この信 る。RINT8割り込みでは次の8ライン分の画像デー 号を割り込み信号としてRINT8割り込みが発生す 定を行う。

説明する。ステップS31ではRINT8の割り込み処 理を行った回数を表すカウンタYoutをインクリメン してステップ532で次の式により、次の8ライン分の 【0066】以下図23の動作フローチャートを用いて トする。(DREQ割り込みフローチャートのステップ S22で初期化されているのでYouT=1となる)そ ゲータを読み出すためのメモリ部302のリードアドレ スの計算を行う。 [0067] 2

ループに戻り割り込み入力を待つ。

[0069] 最初のうちはYoutがCOUNTよりも

tの値とCOUNTの値の大小関係を比較する。

小さな値なのでメモリ部302に記憶した画像データを まだ全で読み出してないと判断して処理を続けて実行す るが、原稿の読み取りが終了し、しばらくたってYou t = COUNTとなるとメモリ部302に記憶した画像 デークを全て酷み出したことになるのでステップS35 で読出有効信号発生部360にRFGENB=Lレベル をセットし、RFGATEをLレベルとすることにより 割り込み処理を終了し、メインフローチャートの無限ル 一プに戻り割り込み入力を待つ。処理を続ける場合は以 の読み出しアドレスの先頭の値を計算し、読出アドレス 散定部A380に散定することで読み出しアドレスを管

BをHレベルに散定する。

FRINT 8割り込みがかかる度に順次次の8ライン分

は所定時間が経過したかどうかを判断し、所定時間が経 (モードクリアが実行されたか)をシステム制御500 知らせるとともに計時を閉始する。ステップS102で み、更に操作部450のモードクリアキーが押されたか [0075] 図36にメモリ302の内容の消去を行う までの制御のフローチャートを示す。 ステップS101 において一連の複写動作が完了した後、システム制御部 500はメモリ制御305に複写動作が完了したことを 過した場合にはメモリ内容の消去処理に移行する。所定 時間が経過していない場合にはステップS103に進

取りによりメモリの内容は上書きされるので、また一連 の複写動作が完了するまではこの処理は行われず、複写 [0076] モードクリアが実行された場合にはメモリ 内容の消去処理に移行し、モードクリアが実行されなけ ればステップS104に進む。ステップS104ではス キャナ100に原稿がセットされ複写動作が開始したか どうかを判断し、複写動作が開始すれば次の原稿の読み 動作が開始されなければステップS102に戻り所定時 間が経過したかどうかが引き続き判断される。

30に散定する原積の実際の幅を示すDOT0~13を 【0011】次に実際にメモリの内容を消去するための 制御について説明する。図37に制御のフローチャート を示す。まずステップS111ではメモリ制御305に より書き込みのための初期散定を行い、 書き込みアドレ ス設定部340に設定する告き込みアドレスの初期値を 0 (一番先頭) にして、また書き込みアドレス発生部3 散定可能な最大値とし、それに合わせてSH1FT0∼ 13も散定する。DOT0~13を最大値にすることに より消去にかかる時間が最小となる。

最終アドレスまで書き込みを行ったかを判断して、最終 【0078】ステップS112では魯き込みのための初 なっている。そしてステップS114でメモリ302の 期散定が終わったのを受けて実際に告き込みをスタート するために、メモリ制御305により消去有効信号1N FGATEをオンする。INFGATE信号をオンする モリへのデータの告き込みを行う。この時面像データは S/P 変換的 6 1 0 でァスクされているので白データと **むき込みアドレスを制御しながらステップS113でメ** と、以下自動的にWINT8割り込みが発生するので、

ップS113での白データの書き込みを行い、最終アド レスまで書き込みが終了すればステップS115で消去 有効信号INFGATEをオプし、哲き込みを終了して アドレスまで書き込みを行っていなければ引き続きステ

テップS121で哲き込みアドレスの初期値をそれまで 行っていた複写動作の画像データを記憶した先頭アドレ 【0079】また別の制御の実施例について図38に示 す。この実施例では図37に示した実施例とほぼ同じだ が、メモリ302の内容の消去を行う範囲が異なり、ス スとし、ステップS124での消去の終了条件を画像デ **一夕を記憶した終了アドレスとしている。このようにす** ることにより、メモリ302の全領域を消去する場合と 比較して短時間で済む。

る画像再形成を防止することが可能となる。また、記憶 手段の使用した部分のみの消去を実行し、短時間で消去 【0080】上記の実施形態によれば、無関係な人によ

[0081]

[発明の効果] 以上の説明より明かなように、本発明の ディジタル画像形成装置は、原稿上の画像をディジタル 的に読み取り、読み取られた画像ゲータを記憶し、記憶 した画像データに基づいて画像形成を行う。一連の画像 形成動作終了後に、再度画像データを読み出し、画像形 成を行わせる。記憶した画像データは任意に消去が可能 ることが可能となる。また、所定の時間経過後に自動的 とする。よって、無関係な人による画像再形成を防止す に消去させたりすると利便性が向上する。 20

|図面の簡単な説明|

【図1】本発明のディジタル画像形成装置を模写機へ適 用した実施形態の構成例を示すブロック図である。

【図2】 スキャナの構成例を示す図である。

[図3] スキャナ内の各制御信号と原稿との関係を示す

図である。

[図4] 画像メモリの周辺回路の構成例を示す図であ

[図6] A4縦の原稿の幅及び長さを検知する手順を脱 [図5] スキャナの原植搬送部を上からみた図である。

【図1】 魯込ラインカウント部の構成例を示す回路図で

明するための図である。

【図8】 書込ラインカウント部の動作を説明するための タイミング図である [図9] 書込アドレス発生部の構成例を示す周辺回路図

[図10] 魯込アドレス発生部の動作を説明するための タイミング図である

[図11] 書込アドレス発生部の動作を説明するための タイミング図である。

【図12】 書込アドレス散定部の構成例を示す回路図で

S

9 11

年開79-284518

ハング図である。

【図13】読出有効信号発生部の構成例を示す回路図で

【図14】 銃出有効信号発生部の動作を説明するための タイミング図である。

【図15】 読出ラインカウント部の構成例を示す回路図

【図35】 一連の複写動作と各割り込みタイミングの関

【図34】画像加工部の構成例を示す回路図である。

ング図である。

[図33] P/S変換部の動作を説明するためのタイミ [図32] P/S変換部の構成例を示す回路図である。

【図36】メモリの内容の消去を行うまでの制御例を示

すフローチャートである。

係を示すタイミング図である

【図37】実際にメモリの内容を消去する制御例1を示 [図38] 実際にメモリの内容を消去する制御例2を示

2

【図16】 読出ラインカウント部の動作を説明するため 【図17】 読出アドレス発生部の構成例を示す回路図で のタイミング図である。

【図18】 読出アドレス発生部の動作を説明するための タイミング図でおぶ。

すフローチャートである。 すフローチャートである。

> 【図19】 糖出アドレス散定部の構成例を示す回路図で

[図20] メモリ制御が行うメインの製作フローチャー トである。

CCD (監荷転送案子)

101

100 X++7

[符号の説明]

【図21】 1 枚目の原稿を読み出すための読み出しアド レスをメモリに対して散定する動作フローチャートであ

シェーディング権正回路

A/D変換器

描幅回路

201 103 104 105 106 108

コンタクトガラス

1 1 0 1

クロック発生部

画像処理回路

20

【図22】カウン々の初期化及びライト用のカウンタ値 の保存などを行う動作フローチャートである。 [図23] メモリ部のリードアドレスの先頭の値の計算 及び結出アドレス散定部Aへの散定を行う動作フローチ

[図24] カウンタの値の保存と初期化及びメモリ部の 鲁き込みアドレスの初期値の骰定を行う動作プローチャ ナートである。

[図25] 読出有効信号発生部に対してRFGENBを

アドレス慰御部

メモリ部

原稿幅쒅知部 原籍長検知部

ಜ

320 330 340 360 370 380 390 450

メモリ制御部

画像メモリ

プリング アンス

> 200 300 301 302

> > [図27] S/P 交換部の動作を説明するためのタイミ [図26] S/P変換部の構成例を示す回路図でおる。 Hレベルに戦症する動作フローチャートである。

ソグ図である。

むき込みアドレス発生部 寄き込みアドレス散定部

> [図28] メモリ部の動作を説明するためのタイミング [図29] データ切り換え部の構成例を示す回路図であ 図である。

帮ヨレムソゼセソト哲 酰出有効信号発生部

転出アドレス散定部 統出アドレス発生部

システム制御装置

物作訊

回點ケーブル

[図30] データラッチ部の構成例を示す回路図であ

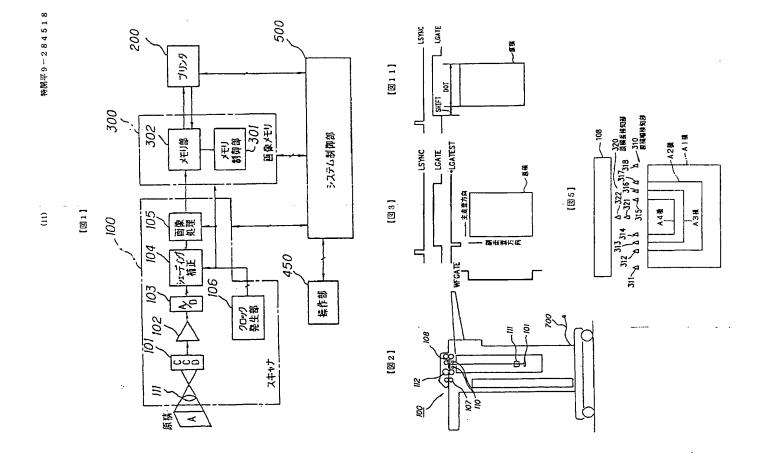
[88]

7,005ET

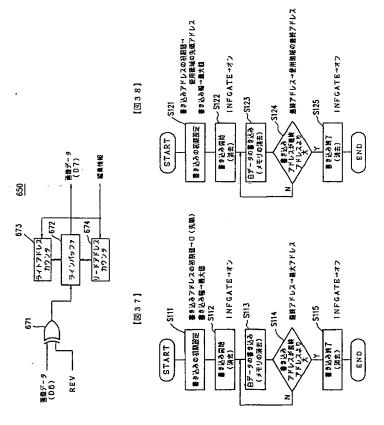
[<u>M</u>12]

- 340 音を込みアドレス 数定器

O X 1 X 2 X 3 X 4 X 5 X 6 X 7 X 0 --LSYNC INFGATE FGATE % ~~ŏ WINTS MFGATE



•WREN -CLK16g



[🛚 3 4]